

Family list

5 application(s) for: **JP2002341367 (A)**

Sorting criteria: Priority Date Inventor Applicant Ecla

1 LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURING METHOD

Inventor: MAEDA AKIYOSHI ; TANAKA HIROAKI **Applicant:** NEC CORP ; NEC AKITA LTD

(+2)

EC: G02F1/1362W; H01L21/77T; (+4)

IPC: G02F1/1333; G02F1/1343; G02F1/1362; (+33)

Publication JP2002341367 (A) - 2002-11-27

Priority Date: 2001-05-18

info:

2 LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURING METHOD

Inventor: KIMURA SATOSHI ; KIMURA

Applicant: NEC LCD TECHNOLOGIES LTD

SHIGERU (+2)

EC: G02F1/1362W; H01L21/77T; (+4)

IPC: G02F1/1333; G02F1/1343; G02F1/1362; (+25)

Publication KR20020089157 (A) - 2002-11-29

Priority Date: 2001-05-18

info:

3 Active matrix substrate for liquid crystal display and its fabrication

Inventor: MAEDA AKITOSHI [JP] ; TANAKA

Applicant: NEC LCD TECHNOLOGIES LTD [JP]

HIROAKI [JP] (+2)

EC: G02F1/1362W; H01L21/77T; (+4)

IPC: G02F1/1333; G02F1/1343; G02F1/1362; (+25)

Publication TW560073 (B) - 2003-11-01

Priority Date: 2001-05-18

info:

4 Active matrix substrate for liquid crystal display and its fabrication

Inventor: MAEDA AKITOSHI [JP] ; TANAKA

Applicant: NEC CORP [US]

HIROAKI [JP] (+2)

EC: G02F1/1362W; H01L21/77T; (+4)

IPC: G02F1/1333; G02F1/1343; G02F1/1362; (+25)

Publication US2002176032 (A1) - 2002-11-28

Priority Date: 2001-05-18

info: US6894311 (B2) - 2005-05-17

5 Active matrix substrate for liquid crystal display and its fabrication

Inventor: MAEDA AKITOSHI [JP] ; TANAKA

Applicant: MAEDA AKITOSHI, ; TANAKA

HIROAKI [JP] (+2)

HIROAKI, (+3)

EC: G02F1/1362W; H01L21/77T; (+3)

IPC: G02F1/1362; H01L21/77; H01L21/84; (+8)

Publication US2004171200 (A1) - 2004-09-02

Priority Date: 2001-05-18

info: US7037766 (B2) - 2006-05-02

Data supplied from the *espacenet* database — Worldwide

LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURING METHOD

Publication number: JP2002341367 (A)

Publication date: 2002-11-27

Inventor(s): MAEDA AKIYOSHI; TANAKA HIROAKI; KIMURA SHIGERU;
KIMURA SATOSHI +

Applicant(s): NEC CORP; NEC AKITA LTD +

Classification:

- international:

*G02F1/1333; G02F1/1343; G02F1/1362; G02F1/1368;
G09F9/00; G09F9/30; G09F9/35; H01L21/28; H01L21/306;
H01L21/3205; H01L21/77; H01L21/84; H01L23/52;
H01L27/12; H01L29/45; H01L29/49; H01L29/786;
G02F1/13; G09F9/00; G09F9/30; G09F9/35; H01L21/02;
H01L21/70; H01L23/52; H01L27/12; H01L29/40;
H01L29/66; (IPC1-7): G02F1/1343; G02F1/1368; G09F9/00;
G09F9/30; G09F9/35; H01L21/28; H01L21/306;
H01L21/3205; H01L29/786*


- European:


*G02F1/1362W; H01L21/77T; H01L27/12; H01L29/45S2;
H01L29/49B; Y02E10/50*


Application number: JP20010150092 20010518


Priority number(s): JP20010150092 20010518

Also published as:

 US2002176032 (A1)

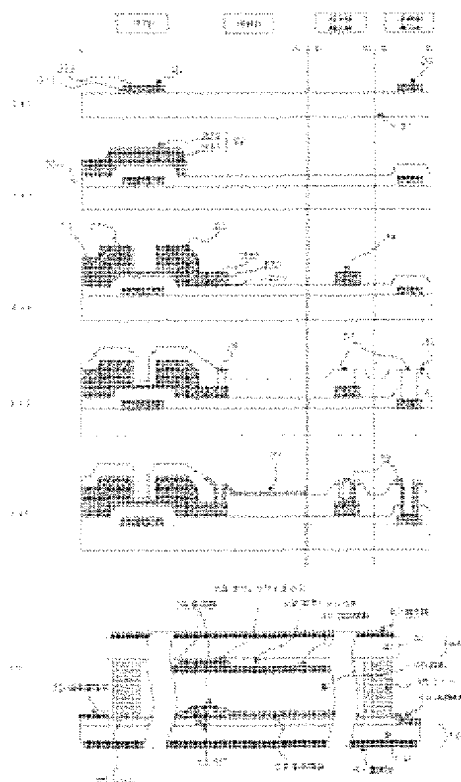
 US6894311 (B2)

 TW560073 (B)

 KR20020089157 (A)

Abstract of JP 2002341367 (A)

PROBLEM TO BE SOLVED: To provide a liquid crystal display device in which hillocks are not generated in wirings and also the controlling of etching form is easy when manufacturing of the device. **SOLUTION:** The feature of this liquid crystal display is that, in a liquid crystal display having scanning lines and signal lines which are arranged in a matrix shape, thin film transistors connected to the scanning lines and the signal lines and pixels connected to the thin film transistors, the scanning line is constituted of the stacked structure of an aluminum-neodymium alloy layer and a high melting point metallic layer from the lower layer and the signal line is constituted of the three-layered structure of the high melting point metallic layer, the aluminum-neodymium alloy layer and the high melting point metallic layer from the lower layer and the content of neodymium is adjusted in accordance with the kind of a high melting point metal.



Data supplied from the *espacenet* database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-341367
(P2002-341367A)

(43) 公開日 平成14年11月27日 (2002. 11. 27)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 2 F	1/1343	G 0 2 F	2 H 0 9 2
	1/1368		4 M 1 0 4
G 0 9 F	9/00	G 0 9 F	5 C 0 9 4
	3 3 8		3 4 2 Z
	3 4 2		5 F 0 3 3
	9/30	9/30	3 3 0 Z
	3 3 0		5 F 0 4 3

審査請求 未請求 請求項の数27 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2001-150092(P2001-150092)

(22) 出願日 平成13年5月18日 (2001. 5. 18)

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(71) 出願人 392026707

秋田日本電気株式会社
秋田県秋田市御所野下堤3丁目1番1号

(72) 発明者 前田 明寿

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74) 代理人 100095740

弁理士 開口 宗昭

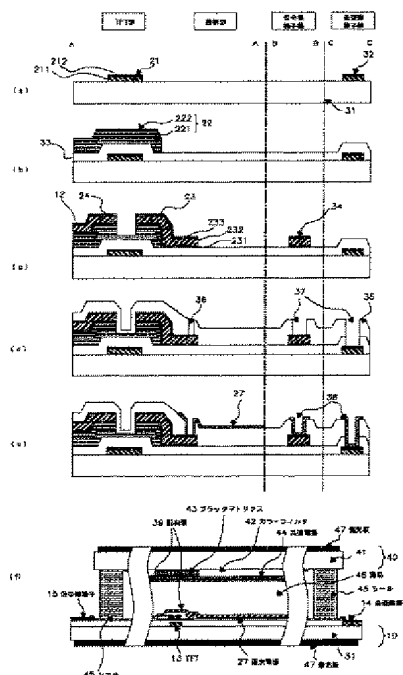
最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】

【課題】 製造に際して配線にヒロックが発生せず、かつエッチング形状の制御が容易な液晶表示装置を提供すること。

【解決手段】 本発明の液晶表示装置は、基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置において、前記走査線が下層からアルミニウム-ネオジム合金層と高融点金属層との積層構造からなり、前記信号線が下層から高融点金属層とアルミニウム-ネオジム合金層と高融点金属層との3層構造からなり、高融点金属の種類に応じて、ネオジム含有量を調整することの特徴とする。



【特許請求の範囲】

【請求項1】 基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置において、前記走査線が下層からアルミニウム－ネオジム合金層と高融点金属層とを積層した構造からなり、前記信号線が下層から高融点金属層とアルミニウム－ネオジム合金層と高融点金属層とを積層した3層構造からなることを特徴とする液晶表示装置。

【請求項2】 前記高融点金属がクロム、チタン、タンタル及びニオブからなる群から選択される金属、又はクロム、チタン、タンタル及びニオブからなる群から選択される金属を主体とする合金であり、前記アルミニウム－ネオジム合金中のネオジム含有量が0.01質量%以上1質量%以下であることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記高融点金属がモリブデン、タングステン及び窒化チタンからなる群から選択される金属、又はモリブデン、タングステン及び窒化チタンからなる群から選択される金属を主体とする合金であり、前記アルミニウム－ネオジム合金中のネオジム含有量が0.5質量%以上1質量%以下であることを特徴とする請求項1記載の液晶表示装置。

【請求項4】 基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記基板上に下層からアルミニウム－ネオジム合金層と高融点金属層とを積層し、当該積層構造をウェットエッチングでパターンニングすることにより前記走査線を形成することを特徴とする液晶表示装置の製造方法。

【請求項5】 基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記基板上に下層から高融点金属層とアルミニウム－ネオジム合金層と高融点金属層とを3層に積層して形成し、当該積層構造をウェットエッチングでパターンニングすることにより前記信号線を形成することを特徴とする液晶表示装置の製造方法。

【請求項6】 前記高融点金属をモリブデンまたはモリブデンを主体とする合金で形成することを特徴とする請求項4又は5に記載の液晶表示装置の製造方法。

【請求項7】 前記走査線または前記信号線のパターンニングを磷酸と硝酸と酢酸の混酸によるウェットエッチングで行い、前記混酸の組成を質量%比で、磷酸72：硝酸4.4～5.4：酢酸8、または磷酸74：硝酸4.2～5.2：酢酸6とすることを特徴とする請求項4～請求項6のいずれか1項に記載の液晶表示装置の製造方

法。

【請求項8】 前記走査線または前記信号線のパターンニングを磷酸と硝酸と酢酸の混酸によるウェットエッチングで行い、前記ウェットエッチングをシャワー処理、もしくはパドル処理またはディップ処理とシャワー処理を組み合わせることを特徴とする請求項4～請求項7のいずれか1項に記載の液晶表示装置の製造方法。

【請求項9】 基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記基板上に下層からアルミニウム－ネオジム合金層と高融点金属層とを積層して形成し、当該積層構造を少なくともドライエッチングを含んでパターンニングすることにより前記走査線を形成することを特徴とする液晶表示装置の製造方法。

【請求項10】 基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記基板上に下層から高融点金属層とアルミニウム－ネオジム合金層と高融点金属層とを3層に積層して形成し、当該積層構造を少なくともドライエッチングを含んでパターンニングすることにより前記信号線を形成することを特徴とする液晶表示装置の製造方法。

【請求項11】 前記高融点金属をクロムまたはクロムを主体とする合金で形成し、前記アルミニウム－ネオジム合金中のネオジム含有量を0.01質量%以上1質量%以下に形成することを特徴とする請求項9又は10に記載の液晶表示装置の製造方法。

【請求項12】 前記走査線のパターンニングを、クロム層またはクロムを主体とする合金層をウェットエッチングで行い、アルミニウム－ネオジム合金層をドライエッチングで順次行うことを特徴とする請求項9又は11に記載の液晶表示装置の製造方法。

【請求項13】 前記信号線のパターンニングを、上層のクロム層またはクロムを主体とする合金層をウェットエッチングで行い、アルミニウム－ネオジム合金層をウェットエッチングで行い、下層のクロム層またはクロムを主体とする合金層をドライエッチングで順次行うことを特徴とする請求項10又は11に記載の液晶表示装置の製造方法。

【請求項14】 前記信号線のパターンニング時に信号線上に形成されるマスクとなるフォトリソストの形状を、テーパ角が30°以上55°以下となるように形成することを特徴とする請求項13に記載の液晶表示装置の製造方法。

【請求項15】 前記ドライエッチングを塩素及び酸素ガス中で行い、下層のクロム層またはクロムを主体とする合金層のエッチングと同時に前記フォトリソストをア

ッシングして後退させることで、上層のクロム層またはクロムを主体とする合金層を後退させることを特徴とする請求項13又は14に記載の液晶表示装置の製造方法。

【請求項16】 前記走査線または前記信号線のパターンニングをドライエッチングにより行うことを特徴とする請求項9～請求項11のいずれか1項に記載の液晶表示装置の製造方法。

【請求項17】 前記高融点金属をモリブデンまたはモリブデンを主体とする合金で形成し、前記アルミニウム－ネオジム合金をネオジム含有量を0.5質量%以上1質量%以下に形成することを特徴とする請求項9又は10に記載の液晶表示装置の製造方法。

【請求項18】 前記信号線のパターンニングを、上層のモリブデン層またはモリブデンを主体とする合金層をウェットエッチングで行い、アルミニウム－ネオジム合金層を途中までウェットエッチングで行い、残りのアルミニウム－ネオジム合金層と下層のモリブデン層またはモリブデンを主体とする合金層とをドライエッチングで順次行うことを特徴とする請求項10又は17に記載の液晶表示装置の製造方法。

【請求項19】 前記走査線または前記信号線のパターンニングをドライエッチングにより行うことを特徴とする請求項9、10又は17のいずれか1項に記載の液晶表示装置の製造方法。

【請求項20】 前記高融点金属をチタン、タンタル、ニオブの何れか、またはチタン、タンタル、ニオブの何れかを主体とする合金で形成し、前記アルミニウム－ネオジム合金中のネオジム含有量を0.01質量%以上1質量%以下に形成することを特徴とする請求項9又は10に記載の液晶表示装置の製造方法。

【請求項21】 前記高融点金属をタングステン、窒化チタンの何れか、またはタングステン、窒化チタンの何れかを主体とする合金で形成し、前記アルミニウム－ネオジム合金中のネオジム含有量を0.5質量%以上1質量%以下に形成することを特徴とする請求項9又は10に記載の液晶表示装置の製造方法。

【請求項22】 前記走査線または前記信号線のパターンニングをドライエッチングにより行うことを特徴とする請求項9、10、20又は21のいずれか1項に記載の液晶表示装置の製造方法。

【請求項23】 前記画素電極を透明導電膜で形成し、前記透明導電膜のパターンニングをシュウ酸によるウェットエッチングにより行うことを特徴とする請求項4～請求項22のいずれか1項に記載の液晶表示装置の製造方法。

【請求項24】 前記透明導電膜をインジウム錫酸化物で形成し、前記インジウム錫酸化物の成膜を非加熱かつ水を含有させた不活性ガス中で行い、その際の水の分圧を 2×10^{-5} p a 以上 5×10^{-2} p a 以下とすることを

特徴とする請求項23に記載の液晶表示装置の製造方法。

【請求項25】 前記透明導電膜をインジウム亜鉛酸化物で形成することを特徴とする請求項23に記載の液晶表示装置の製造方法。

【請求項26】 前記薄膜トランジスタのソース、ドレイン電極を形成する際の不純物半導体層のパターンニングをフッ素系ガスもしくはフッ素系ガスと塩酸を除く塩素系ガスによるドライエッチングにより行うことを特徴とする請求項4～請求項25のいずれか1項に記載の液晶表示装置の製造方法。

【請求項27】 前記薄膜トランジスタのソース、ドレイン電極を形成する際の不純物半導体層のパターンニング及び前記薄膜トランジスタの半導体層のパターンニングを、フッ素系ガスもしくはフッ素系ガスと塩酸を除く塩素系ガスによるドライエッチングにより行うことを特徴とする請求項4～請求項25のいずれか1項に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置及びその製造方法に関するものであり、更に詳細には、配線のパターンニングが容易でヒロックの発生のないアクティブマトリックス基板を容易に製造することのできる液晶表示装置及びその製造方法に関するものである。

【0002】

【従来の技術】従来の液晶表示装置に用いられるアクティブマトリックス基板は、成膜とマスクを用いたフォトリソグラフィ、エッチング工程とを繰り返して製造される。この際、生産コストを低減させるためにはマスクの数を少なくするのが好ましく、一般的に、5枚又は4枚のマスクが用いられている。5枚のマスクを用いてアクティブマトリックス基板を製造する方法としては、例えば、特開平9-171197号公報及び特開平9-197433号公報に開示されたものが知られている。また、4枚のマスクを用いてアクティブマトリックス基板を製造する方法としては、例えば、特開2000-164886号公報に開示された方法が知られている。

【0003】また、アルミニウム（Al）はパターンニングが容易で、基板との密着性に優れ、低比抵抗かつ低応力な配線、電極材料であり、アクティブマトリックス基板の製造に広く用いられている。しかし、融点が低いために配線パターン形成後のCVDプロセス、アニールプロセス等の加熱処理によるヒロックが発生し、走査線と信号線間で耐圧不良等が発生しやすい。このようなヒロック発生を抑制するため、アクティブマトリックス基板の配線、電極材料として、特にアルミニウム－ネオジム（Al－Nd）合金が広く用いられている。前述したような、5枚又は4枚のマスクを用いてアクティブマトリックス基板を製造する方法において、走査線や信号線に

A1配線を適用する場合には、一般的に、A1と透明導電膜や半導体層とを電気的に接続する際のバリアメタルとなる高融点金属をアルミニウムとの2層又は3層に積層した配線が用いられる。

【0004】アクティブマトリックス基板の配線にA1-Nd合金を用いる技術は、例えば、特開2000-275679号公報、特開2000-47240号公報、特開2000-314897号公報に開示された技術が知られている。特開2000-275679号公報には、ゲート電極がA1-Nd合金とその上に高融点金属を積層した積層構造の液晶表示装置が示されている。これによりヒロックの抑制とパターニングプロセスの簡略化が可能となる。A1-Nd合金と高融点金属の積層膜のエッチングにはウェットエッチングが用いられている。また、特開2000-47240号公報には、走査線と信号線の少なくとも一方に、Nd含有量が1~4.5質量%の範囲のA1-Nd合金を用い、配線端部の形状のテーパ角を40°~55°にした液晶表示装置が示されている。これにより、下部配線の段差上での絶縁膜の被覆をよくし、上部配線と下部配線のショート等の不良を低減が可能となる。ここでは、A1-Nd合金及びA1-Nd合金と高融点金属の2層構造の積層膜のエッチングには、それぞれウェットエッチングが用いられている。高融点金属とA1-Nd合金と高融点金属の3層構造の積層膜のエッチング方法については、何も述べられていない。また、特開2000-314897号公報には、配線が下層から順に積層する高融点金属とA1またはA1合金の2層構造、もしくは高融点金属とA1またはA1合金と高融点金属の3層構造であり、A1またはA1合金の側面がアルミナ層で被覆されている液晶表示装置が示されている。これによりヒロックの抑制とパターニングプロセスの簡略化が可能となる。ここでは、高融点金属は純Cr、Cr合金、純Mo、Mo合金に限定される。また、A1合金はTi、Ta、Nd、Y、La、Sm、Siの1種以上を0.1~1原子%含んでいる。高融点金属とA1-Nd合金の2層構造の積層膜及び高融点金属とA1-Nd合金と高融点金属の3層構造の積層膜のエッチングには、それぞれウェットエッチングが用いられている。

【0005】

【発明が解決しようとする課題】前述した従来の特開2000-275679号公報、特開2000-47240号公報、特開2000-314897号公報のように、A1（合金）と高融点金属との積層配線のパターニングをウェットエッチングで行うとA1配線が溶かされて配線形状の制御が困難である。従って、A1と高融点金属との積層配線のパターニングにはドライエッチングが用いられるのが一般的である。しかし、配線材料としてヒロック抑制のために、特にNd濃度を上げたA1-Nd合金を用いた場合、ドライエッチングを用いると、エッチング残渣が発生するため、パターニングが困難になり、短縮プロセスを採用したアクテ

ィブマトリックス基板への適用が困難であるという問題がある。一方、ウェットエッチングを用いると、高融点金属としてクロム（Cr）を用いた場合、下層のA1やCrにサイドエッチが入りやすく、また、高融点金属としてモリブデン（Mo）を用いた場合にも、下層のA1やMoにサイドエッチが入りやすくなり、一括エッチングを行うことは困難である。

【0006】更に、上記の特開平9-171197号公報、特開平9-197433号公報、特開2000-164886号公報のようなパッシベーション膜上に画素電極を形成する逆スタガ型の薄膜トランジスタアレイ基板では、信号線にA1配線を用いた場合、画素電極となる透明導電膜のエッチングを王水やヨウ化水素、塩化鉄系等のエッチング液を用いて行くと、パッシベーション膜の欠陥部からエッチング液がしみ込み、A1配線を溶かしてしまい、信号線の断線が発生しやすくなる。前述した特開2000-314897号公報では、A1（合金）層の側面がアルミナ層で被覆されているため、この問題は緩和されるが、A1（合金）の酸化のためのペーマイト処理が必要となり、工程数が増える。また、エッチング液のしみ込みは上層の高融点金属膜の柱状結晶構造の結晶粒界を通しても起こるので信号線の断線が完全に抑制できない。信号線の断線を防止するためには、通常A1を侵さないシュウ酸によるエッチングが行われている。シュウ酸を用いてエッチングを行う場合は、残渣の発生を防止するため、透明導電膜（インジウム錫酸化膜：ITO）の成膜は、非加熱でかつ水（H₂O）を含有させて行う必要があるが、水を含有させると透明導電膜と下層の金属膜とのコンタクト抵抗が増大するという問題がある。

【0007】従って、アクティブマトリックス基板の製造に際して、配線形状の制御が容易で、信号線の断線や透明導電膜と下層の金属膜とのコンタクト抵抗の増大を抑制できる低抵抗配線及び短縮プロセスを適用したアクティブマトリックス基板の製造方法が望まれていた。

【0008】本発明の目的は、製造に際して配線にヒロックが発生せず、エッチング残渣が少なく、配線形状の制御が容易でかつ信号線の断線や透明導電膜と下層の金属膜とのコンタクト抵抗の増大を抑制できるアクティブマトリックス基板を用いた液晶表示装置及びその製造方法を提供することである。

【0009】

【課題を解決するための手段】前記課題を解決するため、本出願の請求項1に記載の発明の液晶表示装置は、基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置において、前記走査線が下層からアルミニウム-ネオジム合金層と高融点金属層との積層構造からなり、前記信号線が下層から高融点金属層とアルミニウム-ネオジム合金層と高融点金属層との3層構造からな

ることを特徴としている。

【0010】また、本出願の請求項2に記載の発明は、請求項1に記載の液晶表示装置において、前記高融点金属がクロム、チタン、タンタル及びニオブからなる群から選択される金属、又はクロム、チタン、タンタル及びニオブからなる群から選択される金属を主体とする合金であり、前記アルミニウム－ネオジム合金中のネオジム含有量が0.01質量%以上1質量%以下であることを特徴としている。

【0011】また、本出願の請求項3に記載の発明は、請求項1に記載の液晶表示装置において、前記高融点金属がモリブデン、タングステン及び窒化チタンからなる群から選択される金属、又はモリブデン、タングステン及び窒化チタンからなる群から選択される金属を主体とする合金であり、前記アルミニウム－ネオジム合金中のネオジム含有量が0.5質量%以上1質量%以下であることを特徴としている。かかる構成とすることにより、配線にヒロックが発生せず、エッチング形状制御の容易な液晶表示装置となる。

【0012】また、本出願の請求項4に記載の発明の液晶表示装置の製造方法は、基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記基板上に下層からアルミニウム－ネオジム合金層と高融点金属層とを積層し、当該積層構造をウェットエッチングでパターニングすることにより前記走査線を形成することを特徴としている。

【0013】また、本出願の請求項5に記載の発明の液晶表示装置の製造方法は、基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記基板上に下層から高融点金属層とアルミニウム－ネオジム合金層と高融点金属層とを3層に積層して形成し、当該積層構造をウェットエッチングでパターニングすることにより前記信号線を形成することを特徴としている。

【0014】また、本出願の請求項6に記載の発明は、請求項4又は5に記載の液晶表示装置の製造方法において、前記高融点金属をモリブデンまたはモリブデンを主体とする合金で形成することを特徴としている。

【0015】また、本出願の請求項7に記載の発明は、請求項4～請求項6のいずれか1項に記載の液晶表示装置の製造方法において、前記走査線または前記信号線のパターニングを燐酸と硝酸と酢酸の混酸によるウェットエッチングで行い、前記混酸の組成を質量%比で、燐酸72：硝酸4.4～5.4：酢酸8、または燐酸74：硝酸4.2～5.2：酢酸6とすることを特徴としている。

【0016】また、本出願の請求項8に記載の発明は、請求項4～請求項7のいずれか1項に記載の液晶表示装置の製造方法において、前記走査線または前記信号線のパターニングを燐酸と硝酸と酢酸の混酸によるウェットエッチングで行い、前記ウェットエッチングをシャワー処理、もしくはパドル処理またはディップ処理とシャワー処理を組み合わせで行うことを特徴としている。かかる構成とすることにより、高融点金属にモリブデンまたはモリブデンを主体とする合金を用いた場合、エッチング形状制御の容易な液晶表示装置を製造することができる。

【0017】また、本出願の請求項9に記載の発明の液晶表示装置の製造方法は、基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記走査線を下層からアルミニウム－ネオジム合金層と高融点金属層とを積層して形成し、前記走査線のパターニングを少なくともドライエッチングを含んで行うことを特徴としている。

【0018】また、本出願の請求項10に記載の発明の液晶表示装置の製造方法は、基板上にマトリクス配置された走査線と、信号線と、前記走査線及び信号線に接続される薄膜トランジスタと、前記薄膜トランジスタに接続される画素電極とを有する液晶表示装置の製造方法において、前記信号線を下層から高融点金属層とアルミニウム－ネオジム合金層と高融点金属層とを3層に積層して形成し、前記信号線のパターニングを少なくともドライエッチングを含んで行うことを特徴としている。

【0019】また、本出願の請求項11に記載の発明は、請求項9又は10に記載の液晶表示装置の製造方法において、前記高融点金属をクロムまたはクロムを主体とする合金で形成し、前記アルミニウム－ネオジム合金中のネオジム含有量を0.01質量%以上1質量%以下に形成することを特徴としている。

【0020】また、本出願の請求項12に記載の発明は、請求項9又は11に記載の液晶表示装置の製造方法において、前記走査線のパターニングを、クロム層またはクロムを主体とする合金層をウェットエッチングで行い、アルミニウム－ネオジム合金層をドライエッチングで順次行うことを特徴としている。

【0021】また、本出願の請求項13に記載の発明は、請求項10又は11に記載の液晶表示装置の製造方法において、前記信号線のパターニングを、上層のクロム層またはクロムを主体とする合金層をウェットエッチングで行い、アルミニウム－ネオジム合金層をウェットエッチングで行い、下層のクロム層またはクロムを主体とする合金層をドライエッチングで順次行うことを特徴としている。

【0022】また、本出願の請求項14に記載の発明

は、請求項13に記載の液晶表示装置の製造方法において、前記信号線のパターニング時に信号線上に形成されるマスクとなるフォトリソの形状を、テーパ角が 30° 以上 55° 以下となるように形成することを特徴としている。

【0023】また、本出願の請求項15に記載の発明は、請求項13又は14に記載の液晶表示装置の製造方法において、前記ドライエッチングを塩素及び酸素ガス中で行い、下層のクロム層またはクロムを主体とする合金層のエッチングと同時に前記フォトリソをアッシングして後退させ、上層のクロム層またはクロムを主体とする合金層も後退させることを特徴としている。

【0024】また、本出願の請求項16に記載の発明は、請求項9～請求項11のいずれか1項に記載の液晶表示装置の製造方法において、前記走査線または前記信号線のパターニングをドライエッチングにより行うことを特徴としている。かかる構成とすることにより、高融点金属にクロムまたはクロムを主体とする合金を用いた場合、配線にヒロックが発生せず、エッチング残渣が少なく、かつ形状制御の容易な液晶表示装置を製造することができる。

【0025】また、本出願の請求項17に記載の発明は、請求項9又は10に記載の液晶表示装置の製造方法において、前記高融点金属をモリブデンまたはモリブデンを主体とする合金で形成し、前記アルミニウム－ネオジム合金をネオジム含有量を0.5質量%以上1質量%以下に形成することを特徴としている。

【0026】また、本出願の請求項18に記載の発明は、請求項10又は17に記載の液晶表示装置の製造方法において、前記信号線のパターニングを、上層のモリブデン層またはモリブデンを主体とする合金層をウェットエッチングで行い、アルミニウム－ネオジム合金層を途中までウェットエッチングで行い、残りのアルミニウム－ネオジム合金層と下層のモリブデン層またはモリブデンを主体とする合金層とをドライエッチングで順次行うことを特徴としている。

【0027】また、本出願の請求項19に記載の発明は、請求項9、10又は17のいずれか1項に記載の液晶表示装置の製造方法において、前記走査線または前記信号線のパターニングをドライエッチングにより行うことを特徴としている。かかる構成とすることにより、高融点金属にモリブデンまたはモリブデンを主体とする合金を用いた場合、配線にヒロックが発生せず、エッチング残渣が少なく、かつ形状制御の容易な液晶表示装置を製造することができる。

【0028】また、本出願の請求項20に記載の発明は、請求項9又は10に記載の液晶表示装置の製造方法において、前記高融点金属をチタン、タンタル、ニオブの何れかまたはチタン、タンタル、ニオブの何れかを主体とする合金で形成し、前記アルミニウム－ネオジム合

金中のネオジム含有量を0.01質量%以上1質量%以下に形成することを特徴としている。

【0029】また、本出願の請求項21に記載の発明は、請求項9又は10に記載の液晶表示装置の製造方法において、前記高融点金属をタングステン、窒化チタンの何れか、またはタングステン、窒化チタンの何れかを主体とする合金で形成し、前記アルミニウム－ネオジム合金中のネオジム含有量を0.5質量%以上1質量%以下に形成することを特徴としている。

【0030】また、本出願の請求項22に記載の発明は、請求項9、10、20又は21のいずれか1項に記載の液晶表示装置の製造方法において、前記走査線または前記信号線のパターニングをドライエッチングにより行うことを特徴としている。かかる構成とすることにより、高融点金属にチタン、タンタル、ニオブ、タングステン、窒化チタンの何れか、またはチタン、タンタル、ニオブ、タングステン、窒化チタンの何れかを主体とする合金を用いた場合、配線にヒロックが発生せず、エッチング残渣が少なく、かつ形状制御の容易な液晶表示装置を製造することができる。

【0031】また、本出願の請求項23に記載の発明は、請求項4～請求項22のいずれか1項に記載の液晶表示装置の製造方法において、前記画素電極を透明導電膜で形成し、前記透明導電膜のパターニングをシュウ酸によるウェットエッチングで行うことを特徴としている。

【0032】また、本出願の請求項24に記載の発明は、請求項23に記載の液晶表示装置の製造方法において、前記透明導電膜をインジウム錫酸化膜で形成し、前記インジウム錫酸化膜の成膜を非加熱かつ水を含有させた不活性ガス中で行い、その際の水の分圧を 2×10^{-3} p a以上 5×10^{-2} p a以下とすることを特徴としている。

【0033】また、本出願の請求項25に記載の発明は、請求項23に記載の液晶表示装置の製造方法において、前記透明導電膜をインジウム亜鉛酸化膜で形成することを特徴としている。かかる構成とすることにより、信号線の断線が低減でき、透明導電膜の残渣がなく、かつ透明導電膜と下層の金属膜とのコンタクト抵抗の増大を防止し得る液晶表示装置を製造することができる。

【0034】また、本出願の請求項26に記載の発明は、請求項4～請求項25のいずれか1項に記載の液晶表示装置の製造方法において、前記薄膜トランジスタのソース、ドレイン電極を形成する際の不純物半導体層のパターニングをフッ素系ガスもしくはフッ素系ガスと塩酸を除く塩素系ガスによるドライエッチングにより行うことを特徴としている。

【0035】また、本出願の請求項27に記載の発明は、請求項4～請求項25のいずれか1項に記載の液晶表示装置の製造方法において、前記薄膜トランジスタの

ソース、ドレイン電極を形成する際の不純物半導体層のパターニング及び前記薄膜トランジスタの半導体層のパターニングを、フッ素系ガスもしくはフッ素系ガスと塩酸を除く塩素系ガスによるドライエッチングにより行うことを特徴としている。かかる構成とすることにより、信号線の腐食を防止し得る液晶表示装置を製造することができる。

【0036】以上のように、本発明は、 $A1-Nd$ 合金と高融点金属との積層配線を用いた逆スタガ型薄膜トランジスタアレイ基板を有する液晶表示装置及びその製造方法において、高融点金属の種類に応じて Nd 濃度を調整することにより、ヒロックとエッチング残渣の発生を共に抑制しつつ、同時に配線形状の制御を容易に行うことが可能となる。

【0037】

【発明の実施の形態】以下、本発明の液晶表示装置について図面を参照して説明する。図1は本発明の液晶表示装置に使用する薄膜トランジスタアレイ基板(TFT基板)の構成を示す概念図である。図1に示すように、TFT基板10には、透明絶縁性基板上に複数の走査線11と複数の信号線12とがほぼ直交して配設され、その交点近傍にこれらに接続されてスイッチング素子である薄膜トランジスタ(TFT)13が設けられ、これらがマトリクス状に配置されている。また、走査線11の端部にはアドレス信号を入力する走査線端子14が、信号線12の端部にはデータ信号を入力する信号線端子15がそれぞれ設けられている。

【0038】次に、本発明の液晶表示装置の第1の実施形態の構成について説明する。図2は、本発明の第1の実施形態の液晶表示装置に使用するTFT基板の1画素部及び走査線端子部、信号線端子部の平面図であり、図3は図2のA-A線、B-B線及びC-C線に沿って切って図示した断面図であり、本発明の液晶表示装置において用いられるTFT基板の製造工程を図示したものである。なお、第1の実施形態は5枚のマスキを用いて製造される逆スタガチャネルエッチ型TFT基板を有する液晶表示装置の例である。図2及び図3(e)に示したTFT基板は、透明絶縁性基板31上にゲート電極21と、ゲート電極21に接続する走査線11と、前段の走査線を共有する蓄積容量電極25と、遮光層26と、走査線端子14の下層金属膜32とが形成されており、ゲート電極21上にはゲート絶縁膜33が設けられ、ゲート絶縁膜33上にゲート電極21と対向して半導体層22が設けられ、半導体層22上にソース電極23及びドレイン電極24が分離されて形成されている。また、ソース電極23と、ドレイン電極24と、ゲート絶縁膜33上に設けられたドレイン電極24に接続する信号線12と、信号線端子15の下層金属膜34との上にはパッシベーション膜35が設けられており、パッシベーション膜35の一部に画素部コンタクトホール36と端子部

コンタクトホール37が設けられている。このコンタクトホール36、37を介して、ソース電極23に接続する画素電極27と端子部の下層金属膜32、34に接続する接続電極38が設けられている。ここで、蓄積容量電極25と画素電極27との間で保持容量が形成されている。

【0039】また、図3(e)に示すように、本発明の液晶表示装置に用いられるTFT基板においては、ゲート電極21、走査線11(図示せず)が下層から $A1-Nd$ 合金層211と高融点金属層212との積層構造からなっている。また、ソース電極23及びドレイン電極24、信号線12は、下層から高融点金属層231と $A1-Nd$ 合金層232と高融点金属層233との積層構造からなっている。

【0040】本発明の液晶表示装置に用いられるTFT基板に用いられる高融点金属は、クロム(Cr)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、モリブデン(Mo)、タングステン(W)及びそれらを含む合金からなる群から選択される。高融点金属がチタンである場合は、高融点金属層は窒化チタン(TiN)から構成されてもよい。

【0041】本発明の液晶表示装置に用いられるTFT基板における $A1-Nd$ 合金中の Nd 含有量はヒロック防止とエッチング性の観点から最適値に調整する必要がある。高融点金属の種類に依存するものである。即ち、高融点金属としてCr、Ti、Ta、Nbの何れか又はこれらの何れかを主体とする合金を用いた場合は、 $A1-Nd$ 合金中のネオジム含有量は0.01~1質量%であることが望ましい。また、高融点金属としてMo、W、TiNの何れか又はこれらの何れかを主体とする合金を用いた場合は、 $A1-Nd$ 合金中のネオジム含有量は0.5~1質量%であることが望ましい。前述したTFT基板は、容易にパターニングすることができるものであり、得られたTFT基板はヒロックの発生のないものである。

【0042】次に、本発明の液晶表示装置の第2の実施形態の構成について説明する。図4は、本発明の第2の実施形態の液晶表示装置に使用するTFT基板の1画素部及び走査線端子部、信号線端子部の平面図であり、図5は図4のA-A線、B-B線及びC-C線に沿って切って図示した断面図であり、本発明の液晶表示装置において用いられるTFT基板の製造工程を図示したものである。なお、第2の実施形態は4枚のマスキを用いて製造される逆スタガチャネルエッチ型TFT基板を有する液晶表示装置の例である。

【0043】図4及び図5(d)に示したTFT基板は、透明絶縁性基板31上にゲート電極21と、ゲート電極21に接続する走査線11と、前段の走査線を共有する蓄積容量電極25と、遮光層26と、走査線端子14の下層金属膜32とが形成されており、ゲート電極2

1 上にはゲート絶縁膜 3 3 が設けられており、ゲート絶縁膜 3 3 上にゲート電極 2 1 と対向して半導体層 2 2 が設けられ、半導体層 2 2 上にソース電極 2 3 及びドレイン電極 2 4 が分離されて形成されている。第 1 の実施形態と異なるのは、ソース電極 2 3 及びドレイン電極 2 4 が半導体層 2 2 上に形成され、それぞれの端面が一致していることである。また、ソース電極 2 3 と、ドレイン電極 2 4 と、ゲート絶縁膜 3 3 上に設けられたドレイン電極 2 4 に接続する信号線 1 2 と、信号線端子部の金属膜 3 4 の上にはパッシベーション膜 3 5 が設けられており、パッシベーション膜 3 5 の一部に画素部コンタクトホール 3 6 と端子部コンタクトホール 3 7 が設けられている。このコンタクトホール 3 6、3 7 を介して、ソース電極 2 3 に接続する画素電極 2 7 と端子部の下層金属膜 3 2、3 4 に接続する接続電極 3 8 が設けられている。ここで、蓄積容量電極 2 5 と画素電極 2 7 との間で保持容量が形成されている。

【0044】また、図 5 (d) に示すように、本発明の液晶表示装置に用いられる TFT 基板においては、ゲート電極 2 1、走査線 1 1 (図示せず) が下層から A1-Nd 合金層 2 1 1 と高融点金属層 2 1 2 との積層構造からなっている。また、ソース電極 2 3 及びドレイン電極 2 4、信号線 1 2 は、下層から高融点金属層 2 3 1 と A1-Nd 合金層 2 3 2 と高融点金属層 2 3 3 との積層構造からなっている。第 2 の実施形態の構成について、他の点は第 1 の実施形態において説明したのと同様である。

【0045】次に、本発明の液晶表示装置の第 3 の実施形態の構成について説明する。図 7 は、本発明の第 3 の実施形態の液晶表示装置に使用する TFT 基板の 1 画素部及び走査線端子部、信号線端子部の平面図であり、図 8 は図 7 の A-A 線、B-B 線及び C-C 線に沿って切って図示した断面図であり、本発明の液晶表示装置において用いられる TFT 基板の製造工程を図示したものである。なお、第 2 の実施形態は 5 枚のマスキを用いて製造される逆スタガチャネル保護型 TFT 基板を有する液晶表示装置の例である。

【0046】図 7 及び図 8 (e) に示した TFT 基板は、透明絶縁性基板 3 1 上にゲート電極 2 1 と、ゲート電極 2 1 に接続する走査線 1 1 と、前段の走査線を共有する蓄積容量電極 2 5 と、遮光層 2 6 と、走査線端子 1 4 の下層金属膜 3 2 とが形成されており、ゲート電極 2 1 上にはゲート絶縁膜 3 3 が設けられており、ゲート絶縁膜 3 3 上にゲート電極 2 1 と対向して半導体層 2 2 とチャネル保護膜 7 1 が設けられ、この上にソース電極 2 3 及びドレイン電極 2 4 が分離されて形成されている。チャネル保護膜が形成されていることが第 2 の実施形態と異なる。また、ソース電極 2 3 と、ドレイン電極 2 4 と、ゲート絶縁膜 3 3 上に設けられたドレイン電極 2 4 に接続する信号線 1 2 と、信号線端子 1 5 部の下層金属

膜 3 4 の上にはパッシベーション膜 3 5 が設けられており、パッシベーション膜 3 5 の一部に画素部コンタクトホール 3 6 と端子部コンタクトホール 3 7 が設けられている。このコンタクトホール 3 6、3 7 を介して、ソース電極 2 3 に接続する画素電極 2 7 と端子部の下層金属膜 3 2、3 4 に接続する接続電極 3 8 が設けられている。ここで、蓄積容量電極 2 5 と画素電極 2 7 との間で保持容量が形成されている。

【0047】また、図 8 (e) に示すように、本発明の液晶表示装置に用いられる TFT 基板においては、ゲート電極 2 1、走査線 1 1 (図示せず) が下層から A1-Nd 合金層 2 1 1 と高融点金属層 2 1 2 との積層構造からなっている。また、ソース電極 2 3 及びドレイン電極 2 4、信号線 1 2 は、下層から高融点金属層 2 3 1 と A1-Nd 合金層 2 3 2 と高融点金属層 2 3 3 との積層構造からなっている。第 3 の実施形態の構成について、他の点は第 1 の実施形態において説明したのと同様である。

【0048】次に、本発明の液晶表示装置の製造方法について、図面を参照して詳細に説明する。まず、本発明の第 1 の実施形態の液晶表示装置に用いられる TFT 基板の製造方法は、(1) 透明絶縁性基板上にゲート電極及び走査線を形成する工程、(2) ゲート絶縁膜、半導体層を形成する工程、(3) ソース、ドレイン電極及び信号線を形成する工程、(4) パッシベーション膜、コンタクトホールを形成する工程、(5) 画素電極を形成する工程を有し、前記ゲート電極及び走査線を A1-Nd 合金層と高融点金属層との積層構造に形成し、前記ソース、ドレイン電極及び信号線を高融点金属層と A1-Nd 合金層と高融点金属層との 3 層構造に形成することとを特徴とする。

【0049】本発明の液晶表示装置において用いられる TFT 基板の製造方法の第 1 の実施例は、図 3 に示すように、まず、厚さ 0.7 mm の無アルカリガラスからなる透明絶縁性基板 3 1 上に、スパッタにより厚さ約 200 nm の A1-Nd 合金層 2 1 1 と厚さ約 100 nm の高融点金属層 2 1 2 を成膜し、フォトリソグラフィとエッチングにより、ゲート電極 2 1、走査線 (図示せず)、蓄積容量電極 (図示せず)、遮光層 (図示せず)、走査線端子部の下層金属膜 3 2 を形成する (図 3 (a))。ここで、高融点金属は、Cr、Ti、Ta、Nb の何れか及びこれらの何れかの合金からなる群と、Mo、W、TiN の何れか及びこれらの何れかの合金からなる群から選択される。前者の群から選択する場合は、A1-Nd 合金の Nd 含有量は 0.01~1 質量%に調整し、後者の群から選択する場合は、A1-Nd 合金の Nd 含有量は 0.5~1 質量%に調整する。エッチングの方法については後述する。

【0050】次に、プラズマ CVD により厚さ約 400 nm のシリコン窒化膜からなるゲート絶縁膜 3 3 と厚さ

約200nmのアモルファスシリコン(a-Si)層221と厚さ約30nmのリンをドーブしたN型アモルファスシリコン(n+a-Si)層222とを順次成膜し、フォトリソグラフィーとエッチングにより、半導体層22を形成する(図3(b))。

【0051】次に、スパッタにより厚さ約50nmの高融点金属層231と厚さ200nmのAl-Nd合金層232と厚さ約100nmの高融点金属層233を順次成膜し、フォトリソグラフィーとエッチングにより、ソース電極23、ドレイン電極24、信号線12、信号線端子部の下層金属膜34を形成する(図3(c))。ここで、高融点金属とAl-Nd合金のNd含有量については、前述した通りである。次に、ソース電極23とドレイン電極24との間のn+a-Si層222をエッチングして除去する。このエッチングは、ソース、ドレイン電極形成時のフォトレジストをマスクにして行ってもよいし、フォトレジストを剝離した後、ソース、ドレイン電極をマスクにして行ってもよい。エッチングの方法は、例えば、6フッ化硫黄(SF₆)と塩素(Cl₂)と水素(H₂)との混合ガスによるエッチングや3フッ化メタン(CHF₃)と酸素(O₂)とヘリウム(He)の混合ガスとSF₆とHeの混合ガスによる2ステップエッチング等、フッ素系ガス又はフッ素系ガスと塩酸(HCl)を除く塩素系ガスにより行われる。エッチングはプラズマエッチ(PEモード)でもリアクティブイオンエッチ(RIEモード)でもどちらで行ってもよい。HClを用いないことにより、Al-Nd合金のコロージョンを防止することができることがわかった。走査線と信号線のエッチング方法については後述する。

【0052】次に、プラズマCVDにより厚さ約200nmのシリコン窒化膜からなるパッシベーション膜35を成膜し、フォトリソグラフィーとエッチングにより、画素部コンタクトホール36及び端子部コンタクトホール37を開口する(図3(d))。

【0053】次に、スパッタにより厚さ約50nmのITOまたはインジウム亜鉛酸化膜(IZO)からなる透明導電膜を成膜し、フォトリソグラフィーとエッチングにより、画素電極27及び端子部の接続電極38を形成する(図3(e))。透明導電膜のエッチングはシュウ酸を用いて行う。これにより、パッシベーション膜の欠陥部や下地段差部での被覆不良部からエッチング液がしみ込んで、ソース、ドレイン電極や信号線のAl-Nd合金層を侵すことがなく、断線不良を低減できる。また、透明導電膜がITOである場合、成膜は次のように行う。一端真空に引いたスパッタ装置の成膜チャンバーにアルゴン(Ar)と酸素と同時に、水をその分圧が 2×10^{-3} Pa $\sim 5 \times 10^{-2}$ Paになるように導入し、DCマグネトロンスパッタによりITOを成膜する。このとき基板加熱は行わず、常温で成膜する。これにより、シュウ酸でのエッチングが可能になり、かつ透明導電膜

と下層金属膜とのコンタクト抵抗の増大を抑制することができる。この点については後述する。最後に、約270℃の温度でアニールし、TFT基板を完成する。

【0054】以下、走査線と信号線のエッチング方法について詳細に説明する。先ず、高融点金属としてCr又はCrを主体とする合金を用いた場合について説明する。図9及び図10は、高融点金属としてCr又はCrを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、図9は走査線を、図10は信号線を形成する工程を示す図である。

【0055】まず、走査線の形成方法について図9を参照して説明する。透明絶縁性基板31上に積層されたAl-Nd合金層91(Nd含有量0.01% \sim 1質量%)及び高融点金属層(Cr層)92上に、フォトレジスト93を塗布し、露光、現像を行い、フォトレジスト93を所定のパターンにパターニングし(図9

(a))、このフォトレジスト93をマスクとしてCr層92をウェットエッチングする(図9(b))。エッチング液には、例えば、硝酸セリウム第2アンモニウムと硝酸の混酸を用い、常温で行う。ウェットエッチングの方法としては特に制限はなく、シャワー処理あるいはディップ処理により実施することができる。次いで、Al-Nd合金層91をドライエッチングする(図9(c))。エッチングガスとしては、塩素(Cl₂)と3塩化ホウ素(BCl₃)を用い、例えば、圧力1.3Pa、Cl₂流量60sccm、BCl₃流量20sccm、電極間距離150mmの条件で、RIEを行う。最後に、フォトレジスト93を剝離除去し、走査線94(11)を形成した(図9(d))。

【0056】次に、信号線の形成方法について図10を参照して説明する。ゲート絶縁膜33上に積層された高融点金属層(Cr層)101、Al-Nd合金層102及び高融点金属層(Cr層)103上に、フォトレジスト104を塗布し、露光、現像を行い、フォトレジスト104を所定のパターンにパターニングし(図10(a))、このフォトレジスト104をマスクとしてCr層103をウェットエッチングする(図10(b))。ここで、フォトレジスト104の形状は、膜厚や現像後のベーク時間を調整し、テーパ角を30° \sim 55°にする(後述する)。ウェットエッチングの方法は前述と同じである。次いで、Al-Nd合金層102をウェットエッチングする(図10(c))。エッチング液には、例えば、燐酸、硝酸、酢酸の混酸を用い、40℃ \sim 50℃の温度で行う。ウェットエッチングの方法としては特に制限はなく、シャワー処理あるいはディップ処理により実施することができる。次いで、Cr層101をドライエッチングする(図10(d))。エッチングガスとしては、Cl₂とO₂を用い、O₂によりフォトレジストをアッシングして後退させながらCr層103のひさし部及びCr層101を同時にエッチングし

た。エッチングのモードはPE、RIEのどちらであってもよい。フォトレジストのテーパー角を前述のように制御したことにより、 O_2 によるフォトレジストの後退が容易に行われる。最後に、フォトレジスト104を剥離除去し、信号線105(12)を形成した(図10(e))。

【0057】次に、高融点金属としてMo又はMoを主体とする合金を用いた場合について説明する。図11及び図12は、高融点金属としてMo又はMoを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、図11は走査線を、図12は信号線を形成する工程を示す図である。

【0058】まず、走査線の形成方法について図11を参照して説明する。透明絶縁性基板31上に積層されたAl-Nd合金層91及び高融点金属層(Mo層)92上に、フォトレジスト93を塗布し、露光、現像を行い、フォトレジスト93を所定のパターンにパターニングし(図11(a))、このフォトレジスト93をマスクとしてMo層92及びAl-Nd合金層91をウェットエッチングする(図11(b))。エッチング液には、リン酸、硝酸、酢酸の混酸を用い、40℃～50℃の温度で行う。リン酸、硝酸、酢酸の組成は、MoのエッチングレートがAl-Nd合金のエッチングレートより速くなるように調整する。例えば、質量%比で、それぞれ72:4.4～5.4:8又は74:4.2～5.2:6の組成が望ましい。ウェットエッチングの方法としては、シャワー処理、ディップ処理のどちらでも可能だが、シャワー処理もしくはパドル処理又はディップ処理とシャワー処理との組合せで行うことが望ましい。最後に、フォトレジスト93を剥離除去し、走査線94(11)を形成した(図11(c))。

【0059】次に、信号線の形成方法について図12を参照して説明する。ゲート絶縁膜33上に積層された高融点金属層(Mo層)101、Al-Nd合金層102及び高融点金属層(Mo層)103上に、フォトレジスト104を塗布し、露光、現像を行い、フォトレジスト104を所定のパターンにパターニングし(図12(a))、このフォトレジスト104をマスクとしてMo層103、Al-Nd合金層102及びMo層101をウェットエッチングする(図12(b))。エッチング液には、リン酸、硝酸、酢酸の混酸を用い、40℃～50℃の温度で行う。リン酸、硝酸、酢酸の組成は、質量%比で、それぞれ72:4.4～5.4:8又は74:4.2～5.2:6の組成のものを用いる必要がある。また、ウェットエッチングの方法としては、シャワー処理もしくはパドル処理又はディップ処理とシャワー処理との組合せで行うことが望ましい。走査線のような積層膜のエッチングはプロセスマージンが広いが、信号線のような3層の積層膜のエッチングは下層のMo層101がサイドエッチングされやすく、Mo層101、10

3、Al-Nd合金層102の膜厚に応じて、エッチング条件を最適化する必要がある。最後に、フォトレジスト104を剥離除去し、信号線105(12)を形成した(図12(c))。

【0060】次に、高融点金属としてMo又はMoを主体とする合金を用いた場合の他のエッチング態様について説明する。この態様は、信号線の形成方法に関するものである。図13は、高融点金属としてMo又はMoを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、信号線を形成する工程を示す図である。

【0061】ゲート絶縁膜33上に積層された高融点金属層(Mo層)101、Al-Nd合金層102(Nd含有量0.5～1質量%)及び高融点金属層(Mo層)103上に、フォトレジスト104を塗布し、露光、現像を行い、フォトレジスト104を所定のパターンにパターニングし(図13(a))、このフォトレジスト104をマスクとしてMo層103及びAl-Nd合金層102の途中までをウェットエッチングする。(図13(b))。エッチング液には、リン酸、硝酸、酢酸の混酸を用い、40℃～50℃の温度で行う。リン酸、硝酸、酢酸の組成は、MoのエッチングレートがAl-Nd合金のエッチングレートより速くなるように調整する。例えば、質量%比で、それぞれ72:4.4～5.4:8又は74:4.2～5.2:6の組成が望ましい。ウェットエッチングの方法としては、シャワー処理、ディップ処理のどちらでも可能だが、シャワー処理もしくはパドル処理又はディップ処理とシャワー処理との組合せで行うことが望ましい。次いで、残っているAl-Nd合金層102及びMo層101をドライエッチングする(図13(c))。Al-Nd合金層102のエッチングガスとしては、 Cl_2 と BCl_3 を用い、前述した条件で、また、Mo層101のエッチングガスとしては、 Cl_2 と O_2 を用い、2ステップでRIEを行う。最後に、フォトレジスト104を剥離除去し、信号線105(12)を形成した(図13(d))。

【0062】次に、高融点金属としてTi、TiN、Ta、Nb、Wの何れか又はこれらの何れかを主体とする合金を用いた場合について説明する。図14及び図15は、高融点金属としてTi、TiN、Ta、Nb、Wの何れか又はこれらの何れかを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、図14は走査線を、図15は信号線を形成する工程を示す図である。

【0063】まず、走査線の形成方法について図14を参照して説明する。透明絶縁性基板31上に積層されたAl-Nd合金層91及び高融点金属層(Ti層又はTiN層、Ta層、Nb層、W層)92上に、フォトレジスト93を塗布し、露光、現像を行い、フォトレジスト93を所定のパターンにパターニングし(図14(a))、このフォトレジスト93をマスクとしてTi

層（又はTiN層、Ta層、Nb層、W層）92及びAl-Nd合金層91をドライエッチングする（図14（b））。ここで、Al-Nd合金のNd含有量は、高融点金属がTi、Ta、Nbの場合、0.01%～1質量%であり、TiN、Wの場合、0.5～1質量%である。また、高融点金属がTi（合金）、TiN（合金）の場合、エッチングガスとしては、 Cl_2 と BCl_3 を用い、例えば、前述した条件で、1ステップでRIEを行う。また、高融点金属がTa（合金）、Nb（合金）、W（合金）の場合、高融点金属層92のエッチングガスとしては、 Cl_2 と O_2 又は4フッ化炭素（ CF_4 ）と O_2 を用い、また、Al-Nd合金層91のエッチングガスとしては、 Cl_2 と BCl_3 を用い、例えば、前述した条件で、2ステップでRIEを行う。なお、高融点金属がCr（合金）又はMo（合金）の場合は、前述したウェットエッチングを含むエッチング方法以外に、ここで示したようなドライエッチングも可能である。この場合、Cr（合金）、Mo（合金）のエッチングガスは Cl_2 と O_2 を用い、RIEを行えばよい。最後に、フォトレジスト93を剥離除去し、走査線94（11）を形成した（図14（c））。

【0064】次に、信号線の形成方法について図15を参照して説明する。ゲート絶縁膜33上に積層された高融点金属層（Ti層又はTiN層、Ta層、Nb層、W層）101、Al-Nd合金層102及び高融点金属層（Ti層又はTiN層、Ta層、Nb層、W層）103上に、フォトレジスト104を塗布し、露光、現像を行い、フォトレジスト104を所定のパターンにパターニングし（図15（a））、このフォトレジスト104をマスクとしてTi層（又はTiN層、Ta層、Nb層、W層）103、Al-Nd合金層102及びTi層（又はTiN層、Ta層、Nb層、W層）101をドライエッチングする（図15（b））。ここで、Al-Nd合金のNd含有量は、高融点金属がTi、Ta、Nbの場合、0.01%～1質量%であり、TiN、Wの場合、0.5～1質量%である。また、高融点金属がTi（合金）、TiN（合金）の場合、エッチングガスとしては、 Cl_2 と BCl_3 を用い、例えば、前述した条件で、1ステップでRIEを行う。また、高融点金属がTa（合金）、Nb（合金）、W（合金）の場合、高融点金属層103、101のエッチングガスとしては、 Cl_2 と O_2 又は CF_4 と O_2 を用い、また、Al-Nd合金層102のエッチングガスとしては、 Cl_2 と BCl_3 を用い、例えば、前述した条件で、3ステップでRIEを行う。尚、高融点金属がCr（合金）又はMo（合金）の場合は、前述したウェットエッチングを含むエッチング方法以外に、ここで示したようなドライエッチングも可能である。この場合、Cr（合金）、Mo（合金）のエッチングガスは Cl_2 と O_2 を用い、RIEを行えばよい。最後に、フォトレジスト104を剥離除去し、信号

線105（12）を形成した（図15（c））。以上のようにエッチングを行うことにより、配線電極形状を順テーパでないしは階段形状に制御することができる。

【0065】次に、上記TFT基板10の上に、印刷により厚さ約50nmの配向膜39を形成し、約220℃の温度で焼成し、配向処理を行う。一方、透明絶縁性基板41上に、TFT基板10上の各画素領域に対応してカラーフィルタ42と、TFT部を含む画素領域の周辺部にブラックマトリクス43とが形成され、その上にITO等の透明導電膜からなる共通電極44が形成された対向基板40の上に、印刷により厚さ50nmの配向膜39を形成し、約220℃の温度で焼成し、配向処理を行う。これらのTFT基板10と対向基板40とを、エポキシ系樹脂接着剤からなるシール45及びプラスチック粒子等からなる面内スペーサー（図示せず）を介して、各々の膜面が対向するようにして所定間隔に重ね合わせる。その後、TFT基板10と対向基板40との間に液晶46を注入し、液晶46を注入したシール45の空間部（図示せず）をUV硬化型アクリレート系樹脂からなる封孔材（図示せず）で密閉する。最後に、TFT基板10と対向基板40の膜面とは反対側の面に、それぞれ偏向板47を貼って、液晶表示パネルを完成する。

（図3（f））

【0066】この後、図示していないが、走査線端子14と信号線端子15上に駆動回路に接続するテープキャリアパッケージ（TCP）を圧接し、液晶表示装置を完成する。

【0067】前述の実施例では、5枚のマスクを用いてTFT基板を製造する場合について説明したが、本発明の液晶表示装置の製造方法は、4枚のマスクを用いてTFT基板を製造する場合にも適用可能である。本発明の第2の実施形態の液晶表示装置に用いられるTFT基板の製造方法は、（1）透明絶縁性基板上にゲート電極及び走査線を形成する工程、（2）ゲート絶縁膜、ソース、ドレイン電極及び信号線、半導体層を形成する工程、（3）パッシベーション膜、コンタクトホールを形成する工程、（4）画素電極を形成する工程を有し、前記ゲート電極及び走査線をAl-Nd合金層と高融点金属層との積層構造に形成し、前記ソース、ドレイン電極及び信号線を高融点金属層とAl-Nd合金層と高融点金属層との3層構造に形成することを特徴とする。

【0068】本発明の液晶表示装置において用いられるTFT基板の製造方法の第2の実施例は、図5に示すように、まず、厚さ0.7mmの無アルカリガラスからなる透明絶縁性基板31上に、スパッタにより厚さ約200nmのAl-Nd合金層211と厚さ約100nmの高融点金属層212を成膜し、フォトリソグラフィとエッチングにより、ゲート電極21、走査線（図示せず）、蓄積容量電極（図示せず）、遮光層（図示せず）、走査線端子部の下層金属膜32を形成する（図5

(a))。ここで、高融点金属の種類とAl-Nd合金のNd含有量については、第1の実施例と全く同様である。エッチングの方法についても前述した通りである。

【0069】次に、プラズマCVDにより厚さ約400nmのシリコン窒化膜からなるゲート絶縁膜33と厚さ約200nmのアモルファスシリコン(a-Si)層221と厚さ約30nmのリンをドーブしたN型アモルファスシリコン(n+a-Si)層222とを順次成膜し、さらに、スパッタにより厚さ約50nmの高融点金属層231と厚さ200nmのAl-Nd合金層232と厚さ約100nmの高融点金属層233を順次成膜し、フォトリソグラフィとエッチングにより、ソース電極23、ドレイン電極24、信号線12、信号線端子部の下層金属膜34と半導体層22を形成する(図5(b))。ここで、高融点金属とAl-Nd合金のNd含有量については、前述した通りである。

【0070】本実施例では、第1の実施例と異なり、ソース、ドレイン電極と半導体層の形成を1工程で行う。この方法を図6を用いて説明する。図6は、図5(b)の工程を説明する断面図である。ゲート絶縁膜33、a-Si層221及びn+a-Si層222からなる3層膜上に積層された高融点金属層231、Al-Nd合金層232及び高融点金属層233上に、フォトレジストを塗布し、露光、現像を行い、フォトレジスト61を所定のパターンで階段形状にパターニングする。このとき、露光はハーフトーンマスク又はグレートーンマスクを用い、フォトレジスト61は、ソース、ドレイン電極となる部分でチャンネル領域に面する領域上だけ厚く形成し、ソース、ドレイン電極となる部分でその他の領域、信号線及び信号線端子部の下層金属膜上には薄く形成する。(図6(a))。次に、このフォトレジスト61をマスクとして高融点金属層231、Al-Nd合金層232及び高融点金属層233をエッチングする(図6(b))。エッチングの方法については前述した通りである。次に、酸素プラズマ処理を行い、フォトレジスト61を全体的にアッシングして、上記の薄い部分を除去する(図6(c))。次に、Nメチル2ピロリドン(NMP)のような有機溶剤の蒸気に残ったフォトレジスト62をリフローした後、このフォトレジスト63とソース、ドレイン電極、信号線及び信号線端子部の下層金属膜をマスクにして、n+a-Si層222及びa-Si層221をエッチングする(図6(d))。エッチングの方法は、例えば、 SF_6 と He や SF_6 と Cl_2 、 H_2 の混合ガス等、フッ素系ガス又はフッ素系ガスと塩酸(HCl)を除く塩素系ガスにより行われる。このエッチングはRIEで行なわれる。最後にフォトレジスト63を剥離除去した後、ソース電極23とドレイン電極24との間のn+a-Si層222をエッチングして除去して、ソース電極23、ドレイン電極24、信号線12及び信号線端子部の下層金属膜34を形成する(図6

(e))。チャンネル部分のn+a-Si層のエッチングの方法については、第1の実施例と同様である。n+a-Si層及びa-Si層のエッチングに HCl を用いないことにより、Al-Nd合金のコロージョンを防止することができる。

【0071】次に、プラズマCVDにより厚さ約200nmのシリコン窒化膜からなるパッシベーション膜35を成膜し、フォトリソグラフィとエッチングにより、画素部コンタクトホール36及び端子部コンタクトホール37を開孔する(図5(c))。

【0072】次に、スパッタにより厚さ約50nmのITOまたはIZOからなる透明導電膜を成膜し、フォトリソグラフィとエッチングにより、画素電極27及び端子部の接続電極38を形成する(図5(d))。透明導電膜のエッチングについては、第1の実施例と同様である。また、透明導電膜がITOである場合の成膜の方法についても、第1の実施例と同様である。最後に、約270℃の温度でアニールし、TFT基板を完成する。

【0073】この後、第1の実施例と同様にして、液晶表示装置を完成する。

【0074】前述の2つの実施例では、5枚又は4枚のマスクを用いた逆スタガチャネルエッチ型TFT基板を製造する場合について説明したが、本発明の液晶表示装置の製造方法は、逆スタガチャネル保護型TFT基板を製造する場合にも適用可能である。本発明の第3の実施形態の液晶表示装置に用いられるTFT基板の製造方法は、(1)透明絶縁性基板上にゲート電極及び走査線を形成する工程、(2)ゲート絶縁膜、a-Si層、チャネル保護膜を形成する工程、(3)ソース、ドレイン電極及び信号線、半導体層を形成する工程、(4)パッシベーション膜、コンタクトホールを形成する工程、(5)画素電極を形成する工程を有し、前記ゲート電極及び走査線をAl-Nd合金層と高融点金属層との積層構造に形成し、前記ソース、ドレイン電極及び信号線を高融点金属層とAl-Nd合金層と高融点金属層との3層構造に形成することを特徴とする。

【0075】本発明の液晶表示装置において用いられるTFT基板の製造方法の第3の実施例は、図8に示すように、まず、厚さ0.7mmの無アルカリガラスからなる透明絶縁性基板31上に、スパッタにより厚さ約200nmのAl-Nd合金層211と厚さ約100nmの高融点金属層212を成膜し、フォトリソグラフィとエッチングにより、ゲート電極21、走査線(図示せず)、蓄積容量電極(図示せず)、遮光層(図示せず)、走査線端子部の下層金属膜32を形成する(図8(a))。ここで、高融点金属の種類とAl-Nd合金のNd含有量については、第1の実施例と全く同様である。エッチングの方法についても前述した通りである。

【0076】次に、プラズマCVDにより厚さ約400nmのシリコン窒化膜からなるゲート絶縁膜33と厚さ

約80nmのアモルファスシリコン(a-Si)層221と厚さ約100nmのシリコン窒化膜とを順次成膜し、フォトリソグラフィとエッチングにより、ゲート電極21に対向して、チャネル保護膜71を形成する。(図8(b))

【0077】次に、プラズマCVDにより厚さ約30nmのリンをドーパしたN型アモルファスシリコン(n+a-Si)層222と、さらに、スパッタにより厚さ約50nmの高融点金属層231と厚さ200nmのAl-Nd合金層232と厚さ約100nmの高融点金属層233とを順次成膜し、フォトリソグラフィとエッチングにより、ソース電極23、ドレイン電極24、信号線12、信号線端子部の下層金属膜34と半導体層22を形成する(図8(c))。ここで、高融点金属とAl-Nd合金のNd含有量については、前述した通りである。また、半導体層22のエッチングの方法は、第2の実施例と同様である。

【0078】次に、プラズマCVDにより厚さ約200nmのシリコン窒化膜からなるパッシベーション膜35を成膜し、フォトリソグラフィとエッチングにより、画素部コンタクトホール36及び端子部コンタクトホール37を開口する(図8(d))。

【0079】次に、スパッタにより厚さ約50nmのITOまたはIZOからなる透明導電膜を成膜し、フォトリソグラフィとエッチングにより、画素電極27及び端子部の接続電極38を形成する(図8(e))。透明導電膜のエッチングについては、第1の実施例と同様である。また、透明導電膜がITOである場合の成膜の方法についても、第1の実施例と同様である。最後に、約270℃の温度でアニールし、TFT基板を完成する。

【0080】この後、第1の実施例と同様にして、液晶表示装置を完成する。

【0081】次に、本発明の根拠になるデータについて説明する。図16は、線幅6μm時のフォトレジストのテーパー角と現像後ベーク時間(温度145℃)との関係をグラフで示した一例である。フォトレジストの膜厚に応じ、現像後ベーク時間を約120秒以上にすれば、ほぼ一定のテーパー角が得られるようになり、膜厚が1.0μmのときは約33°、膜厚が1.5μmのときは約53°となる。テーパー角が小さいほど、CrとAl-Nd合金とCrの3層の積層膜のエッチング時に、図10(c)～図10(d)の工程において、フォトレジストの後退が容易になり、エッチング形状の制御が容易になる。配線幅が狭くなるにつれ、フォトレジストのテーパー角が大きくなり、エッチング時にフォトレジストが後退しにくくなるため、エッチング形状の制御が困難になる。特に配線幅が6μmより狭くなると、テーパー角を30°～35°程度に制御する必要がある。このためフォトレジストの膜厚を1.0μm程度にする必要がある。例えば、配線幅が16μmでは、フォトレジス

トの膜厚を1.5μmにしても、テーパー角は35°程度になり、エッチング形状の制御は容易である。従って、フォトレジストのテーパー角は30°～55°が望ましく、さらに望ましくは、30°～35°にするのがよい。

【0082】図17は、Al-Nd合金上に高融点金属を積層した場合のNd含有量とヒロック、比抵抗、ドライエッチ残渣の関係を表で示したものである。図17中、ヒロック及び残渣の発生についての評価は以下の通りである。

○：ヒロックは発生しない。

×：ヒロックが発生する。

また、エッチング時の残渣についての評価は以下の通りである。

○：残渣が発生しない。

△：残渣がわずかに発生する。

×：残渣が多く発生する。

【0083】ここで、Al-Nd合金の膜厚は250nm、高融点金属の膜厚は100nm、アニール温度は270℃30分である。高融点金属がCr、Ti、Ta、Nbの場合は、Nd含有量が0.01質量%以上であれば、ヒロックは発生せず、また、高融点金属がMo、W、TiNの場合は、Nd含有量が0.5質量%以上であれば、ヒロックは発生しないことがわかった。一方、ドライエッチング時の残渣は、前述したエッチング条件で、0.01質量%～0.1質量%の範囲では発生はないが、0.5質量%～1.0質量%では残渣が僅かに発生した(問題とまらないレベル)。しかし、2質量%では残渣が多く発生した。従って、高融点金属がCr、Ti、Ta、Nbの場合は、Al-Nd合金のNd含有量は0.01質量%～1.0質量%が望ましく、さらに望ましくは、0.01質量%～0.1質量%であればよい。また、高融点金属がMo、W、TiNの場合は、Al-Nd合金のNd含有量は0.5質量%～1.0質量%が望ましい。

【0084】図18は、MoとAl-Nd合金とMoの3層の積層膜のエッチング(図12参照)において、磷酸と酢酸を質量%比で72:8と74:6に固定した場合に、硝酸の濃度を変化させたときのエッチング形状の良否を表で示したものである。図18中、エッチング形状についての評価は以下の通りである。

○：下層のMoにサイドエッチが入らない。

×：下層のMoにサイドエッチが入る。

磷酸：酢酸=72:8のときは、硝酸が4.4質量%～5.4質量%の範囲で、また、磷酸：酢酸=74:6のときは、硝酸が4.2質量%～5.2質量%の範囲で、安定的に下層のMoにサイドエッチが入らない良好なエッチング形状が得られた。ここで、磷酸と酢酸の濃度を固定したのは、MoのエッチレートがAl-Nd合金のエッチレートの約2倍程度になる組成を選択したからで

ある。エッチング時にMoとAl—Nd合金の間に電極電位差に起因する電池が働くため、MoのエッチレートとAl—Nd合金のエッチレートがほぼ等しい領域では、Al—Nd合金層が大きくサイドエッチされることを確認した。従って、上記のエッチレートの関係になる領域で、硝酸の濃度を混合上限値から少なくしていき、エッチング形状が良好になる組成を見出した。（硝酸濃度の混合上限値は燐酸：酢酸＝72：8のとき5.5質量%、燐酸：酢酸＝74：6のときは5.3質量%である。）

【0085】図19は、ITOスパッタ時のH₂O分圧とITOと下層金属膜間のコンタクト抵抗、シュウ酸によるITOウェットエッチ時の残渣の関係を表で示したものである。ここでは、下層金属膜がCrの場合の値である。図19中、コンタクト抵抗についての評価は以下の通りである。

○：コンタクト抵抗値はH₂Oを導入しない場合と同様である。

△：コンタクト抵抗値はH₂Oを導入しない場合より少し高い。

×：コンタクト抵抗値はH₂Oを導入しない場合より非常に高い。

エッチング時の残渣についての評価は図17と同様である。H₂O分圧が 2×10^{-3} p a以下では、コンタクト抵抗値はH₂Oを導入しない場合と同等であるが、H₂O分圧が 2×10^{-3} p aを超えると、徐々に上昇し、 5×10^{-2} p aを超えると急激に上昇することを確認した。H₂O分圧が 7×10^{-2} p aでは、コンタクト抵抗値は2桁程度上昇する。一方、シュウ酸によるITOウェットエッチ時の残渣は、H₂O分圧が 2×10^{-3} p a以上では問題ないが、H₂O分圧が 6×10^{-4} p aでは、残渣が発生することを確認した。従って、ITOスパッタ時のH₂O分圧は、 2×10^{-3} p a～ 5×10^{-2} p aの範囲内に制御することが望ましい。

【0086】以上のように、画素電極がパッシベーション膜にある逆スタガ構造のTFT基板において、走査線と信号線にAl—Nd合金と高融点金属の積層膜を用い、高融点金属の種類に応じてNd含有量を最適値に調整することにより、ヒロックを抑制することができると共に、前述したエッチング方法を採用することにより、配線形状を順テーパー形状又は階段形状に制御することができる。また、前述した透明導電膜の成膜及びエッチング方法、チャネル部のn+a—Si及び半導体層のエッチング方法を採用することにより、信号線の断線やコーロジョンを抑制することができる。

【0087】尚、前述した実施例ではツイステッドネマティック（TN）型の液晶表示装置に適用した例を示したが、本発明はインプレインスイッチング（IPS）型の液晶表示装置に適用できることは言うまでもない。IPS型液晶表示装置では、通常画素電極は金属膜で形成

されるが、実施例に示したようなTFT基板では、端子部の接続電極や、共通配線の結束、保護トランジスタ部のゲート層とドレイン層との層変換のためにパッシベーション膜上の透明導電膜を使用するため、製造工程フローとしては、TN型もIPS型も全く同じになるためである。また、IPS型の液晶表示装置でも、開口率向上のため、パッシベーション膜上に透明導電膜で画素電極と共通電極を形成する技術があり、本発明は、このような液晶表示装置にも適用できることは明白である。また、前述した実施例ではa—Si TFTの例を示したが、ポリシリコン（p—Si）TFTにも適用できることは言うまでもない。

【0088】

【発明の効果】以上詳述した通り、本発明によれば、TFT基板の配線形状の制御が容易で、エッチング残渣やヒロックの発生を抑制でき、また、信号線の断線やコーロジョンの発生を低減できる低抵抗配線及び短縮プロセスを用いたTFT基板を容易に製造することができると同時に、透明導電膜と下層の金属膜とのコンタクト抵抗の増大を抑制でき、製品の歩留、信頼性を向上することができる。

【図面の簡単な説明】

【図1】 本発明の液晶表示装置に使用するTFT基板の構成を示す概念図である。

【図2】 本発明の第1の実施形態の液晶表示装置に使用するTFT基板の1画素部及び走査線端子部、信号線端子部の平面図である。

【図3】 本発明の第1の実施形態の液晶表示装置に使用するTFT基板の製造工程を図示したものであり、図2のA—A線、B—B線及びC—C線に沿って切って図示した断面図である。

【図4】 本発明の第2の実施形態の液晶表示装置に使用するTFT基板の1画素部及び走査線端子部、信号線端子部の平面図である。

【図5】 本発明の第2の実施形態の液晶表示装置に使用するTFT基板の製造工程を図示したものであり、図4のA—A線、B—B線及びC—C線に沿って切って図示した断面図である。

【図6】 図5（b）の工程を説明する断面図である。

【図7】 本発明の第3の実施形態の液晶表示装置に使用するTFT基板の1画素部及び走査線端子部、信号線端子部の平面図である。

【図8】 本発明の第3の実施形態の液晶表示装置に使用するTFT基板の製造工程を図示したものであり、図7のA—A線、B—B線及びC—C線に沿って切って図示した断面図である。

【図9】 高融点金属としてCr又はCrを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、走査線を形成する工程を示す図である。

【図10】 高融点金属としてCr又はCrを主体とする

合金を用いた場合のエッチング処理の工程を示す図であり、信号線を形成する工程を示す図である。

【図11】高融点金属としてMo又はMoを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、走査線を形成する工程を示す図である。

【図12】高融点金属としてMo又はMoを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、信号線を形成する工程を示す図である。

【図13】高融点金属としてMo又はMoを主体とする合金を用いた場合の他の態様のエッチング処理の工程を示す図であり、信号線を形成する工程を示す図である。

【図14】高融点金属としてTi、TiN、Ta、Nb、Wの何れか又はこれらの何れかを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、走査線を形成する工程を示す図である。

【図15】高融点金属としてTi、TiN、Ta、Nb、Wの何れか又はこれらの何れかを主体とする合金を用いた場合のエッチング処理の工程を示す図であり、信号線を形成する工程を示す図である。

【図16】線幅6μm時のフォトレジストのテーパー角と現像後ベーク時間の関係をグラフで示した図の一例である。

【図17】Al-Nd合金上に高融点金属を積層した場合のNd含有量とヒロック、比抵抗、ドライエッチ残渣の関係を表で示した図である。

【図18】MoとAl-Nd合金とMoの3層の積層膜のエッチングにおいて、磷酸と酢酸を質量%比で72:8と74:6に固定した場合に、硝酸の濃度を变化させたときのエッチング形状の良否を表で示した図である。

【図19】ITOスパッタ時のH₂O分圧とITOと下層金属膜間のコンタクト抵抗、シュウ酸によるITOウェットエッチ時の残渣の関係を表で示した図である。

【符号の説明】

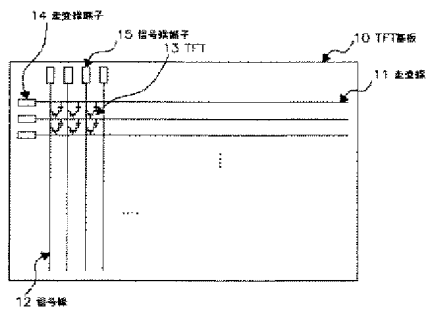
- 10 TFT基板
- 11 走査線
- 12 信号線
- 13 TFT
- 14 走査線端子
- 15 信号線端子
- 21 ゲート電極
- 22 半導体層
- 23 ソース電極

- 24 ドレイン電極
- 25 蓄積容量電極
- 26 遮光層
- 27 画素電極
- 31 透明絶縁性基板
- 32 走査線端子部の下層金属膜
- 33 ゲート絶縁膜
- 34 信号線端子部の下層金属膜
- 35 パッシベーション膜
- 36 画素部コンタクトホール
- 37 端子部コンタクトホール
- 38 接続電極
- 211 アルミニウム-ネオジム層
- 212 高融点金属層
- 221 アモルファスシリコン層
- 222 N型アモルファスシリコン層
- 231 高融点金属層
- 232 アルミニウム-ネオジム層
- 233 高融点金属層
- 39 配向膜
- 40 対向基板
- 41 透明絶縁性基板
- 42 カラーフィルタ
- 43 ブラックマトリクス
- 44 共通電極
- 45 シール
- 46 液晶
- 47 偏向板
- 61 フォトレジスト
- 62 フォトレジスト
- 63 フォトレジスト
- 71 チャンネル保護膜
- 91 アルミニウム-ネオジム層
- 92 高融点金属層
- 93 フォトレジスト
- 94 走査線
- 101 高融点金属層
- 102 アルミニウム-ネオジム層
- 103 高融点金属層
- 104 フォトレジスト
- 105 信号線

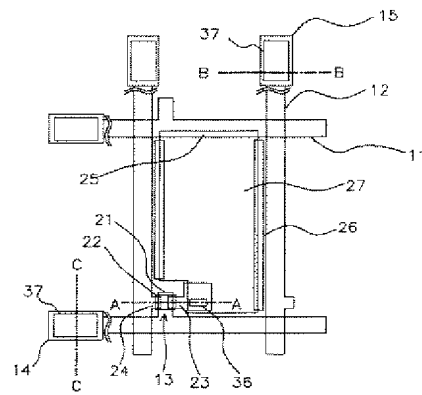
【図19】

H ₂ O分圧	6×10 ⁻⁴ Pa	2×10 ⁻³ Pa	5×10 ⁻² Pa	7×10 ⁻² Pa
コンタクト抵抗	○	○	△	×
ウェットエッチ残渣	×	○	○	○

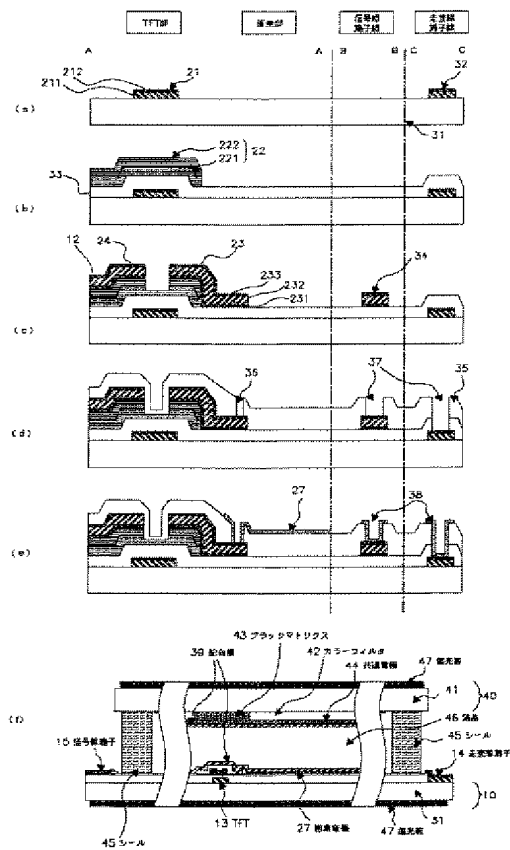
【図1】



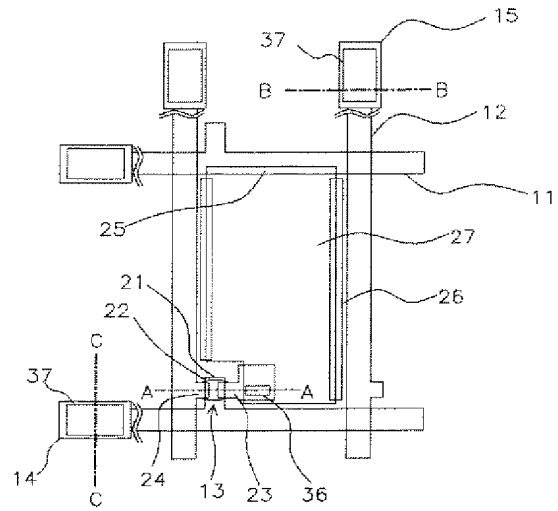
【図2】



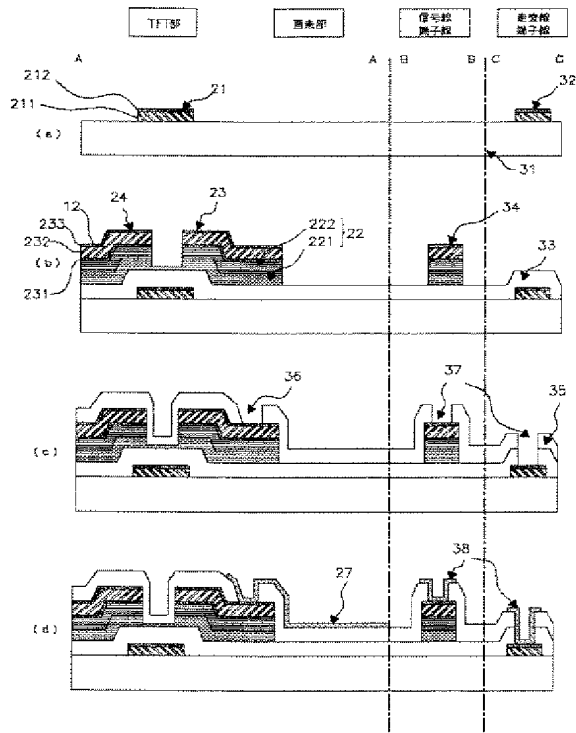
【図3】



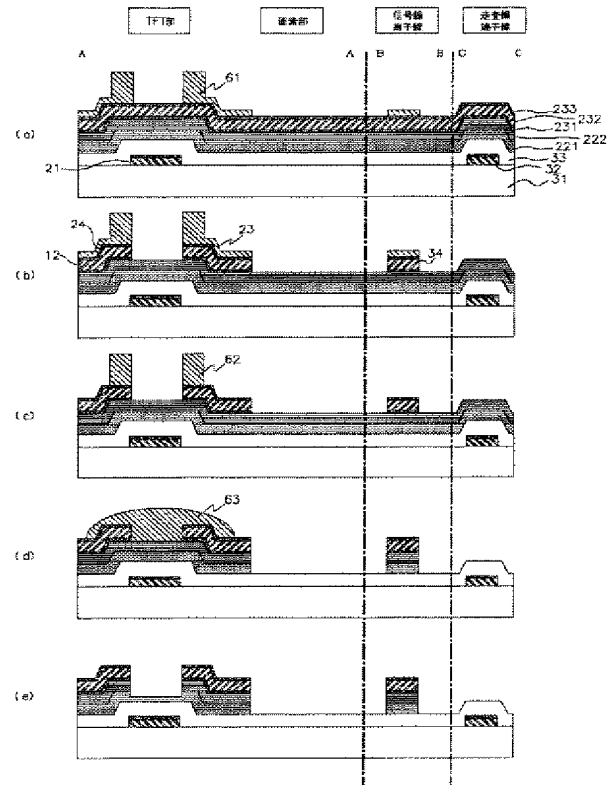
【図4】



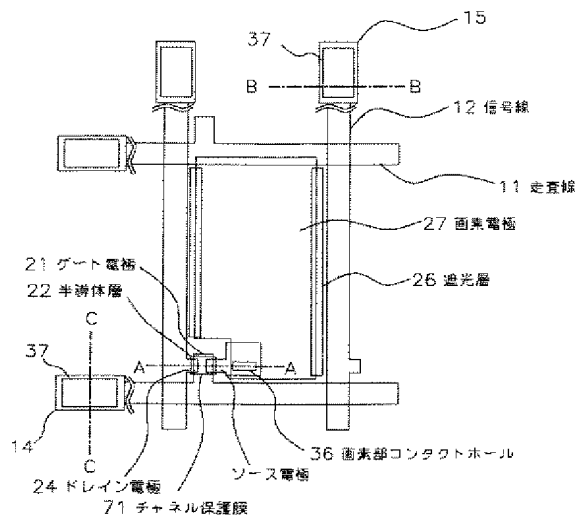
【図5】



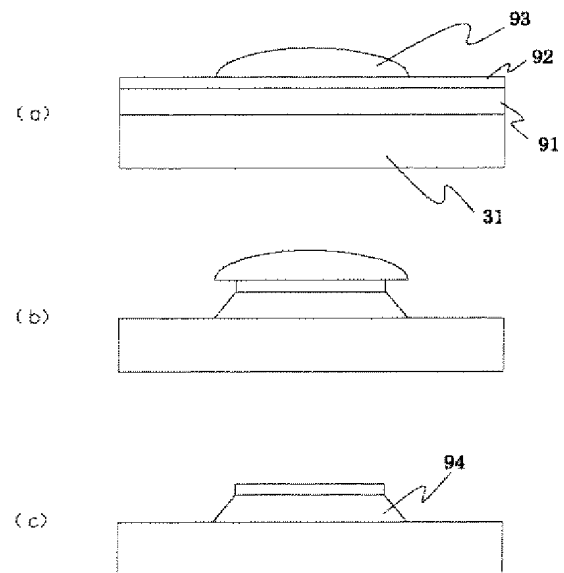
【図6】



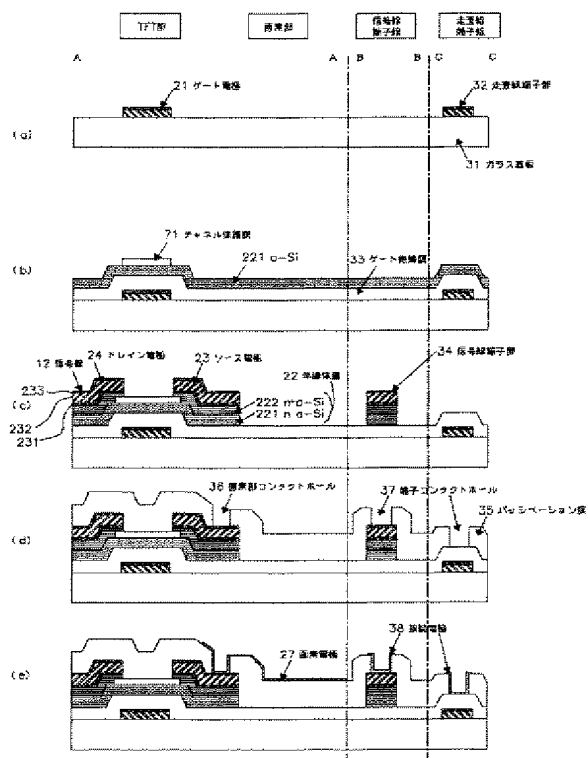
【図7】



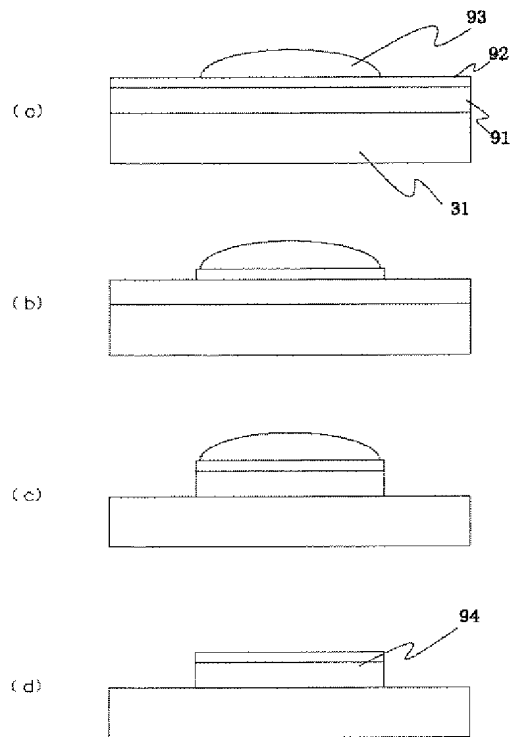
【図11】



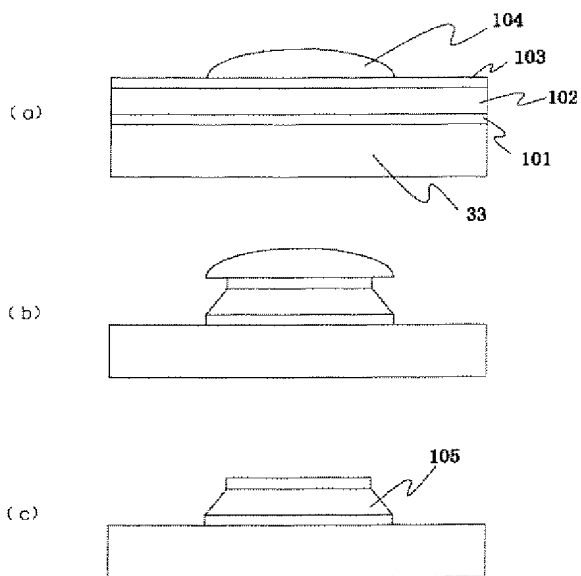
【図 8】



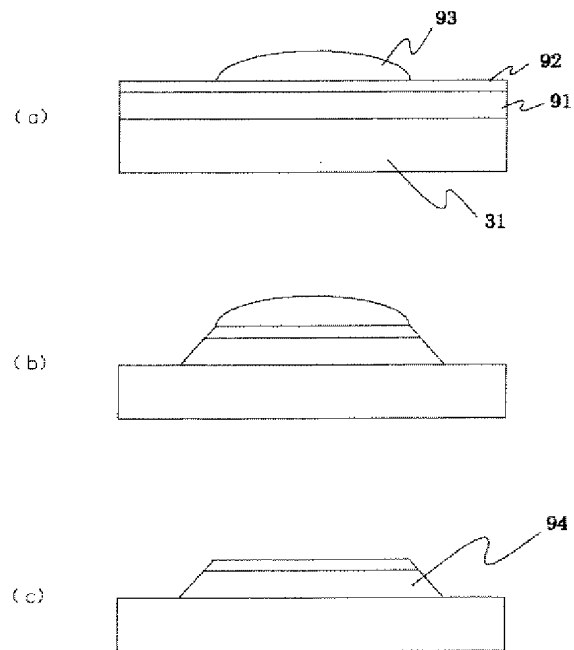
【図 9】



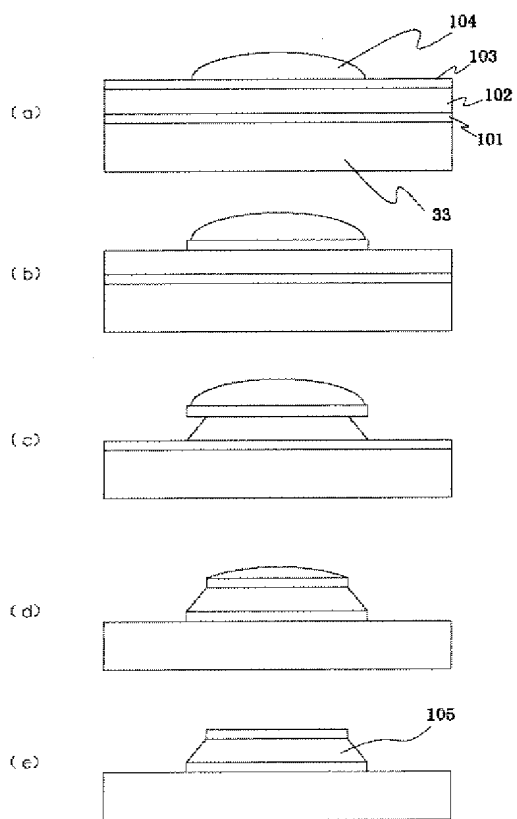
【図 12】



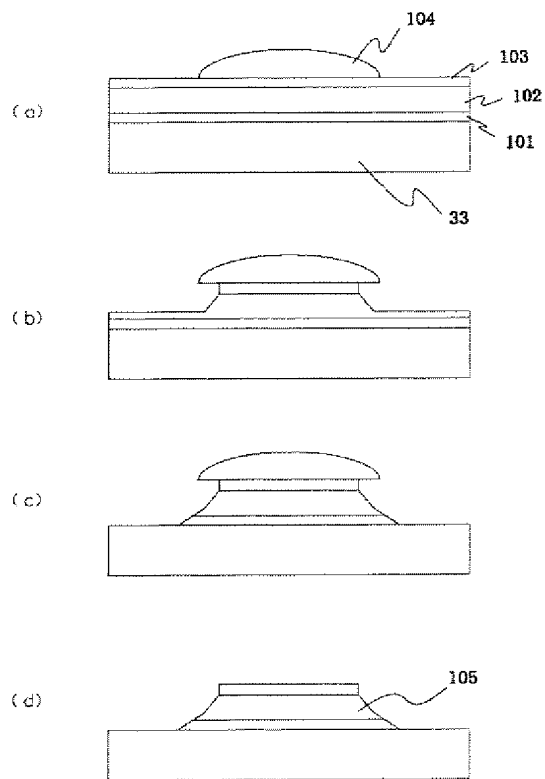
【図 14】



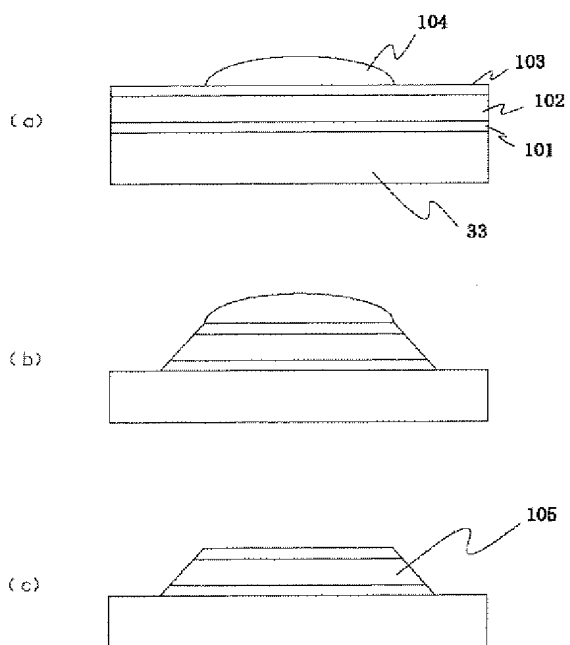
【図10】



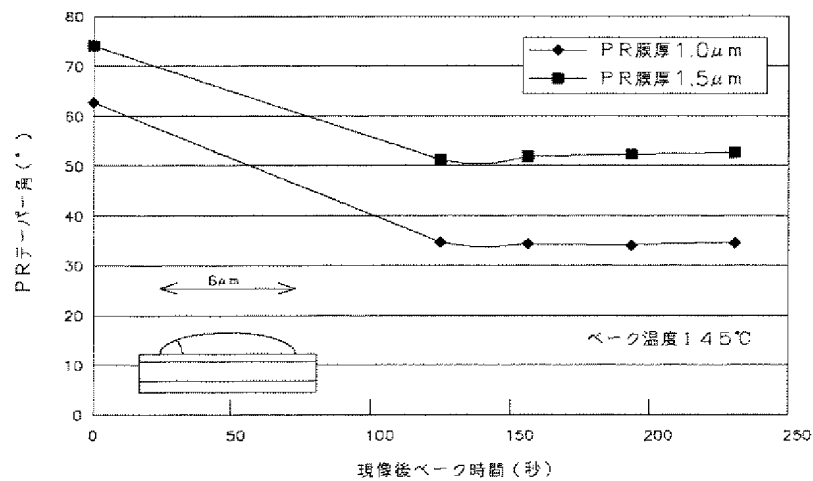
【図13】



【図15】



【図16】



【図17】

Nd濃度	高融点金属	0.01wt%	0.1wt%	0.5wt%	1.0wt%	2.0wt%
ビロツク	Cr,Ti,Ta,Nb	○	○	○	○	○
	Mo,W,TiN	×	×	○	○	○
比抵抗 (μΩcm)		3.4	3.6	3.8	4.2	4.5
ドライエッチ残渣		○	○	△	△	×

【図18】

燐酸：酢酸=72：8(wt%)				
硝酸濃度	3.9wt%	4.4wt%	4.9wt%	5.4wt%
エッチング形状	×	○	○	○
燐酸：酢酸=74：6(wt%)				
硝酸濃度	3.7wt%	4.2wt%	4.7wt%	5.2wt%
エッチング形状	×	○	○	○

フロントページの続き

(51) Int. Cl. ⁷		識別記号	F I	テーマコード(参考)	
G 0 9 F	9/30	3 3 8	G 0 9 F 9/30	3 3 8	5 F 1 1 0
	9/35				5 G 4 3 5
H 0 1 L	21/28	3 0 1	H 0 1 L 21/28	3 0 1 L	
	21/306				6 1 2 C
	21/3205				R
	29/786				S
					6 1 6 U
					6 1 6 T

6 1 7 L

6 1 7 K

(72)発明者 田中 宏明
東京都港区芝五丁目 7 番 1 号 日本電気株
式会社内
(72)発明者 木村 茂
東京都港区芝五丁目 7 番 1 号 日本電気株
式会社内
(72)発明者 木村 聡
秋田県秋田市御所野下堤三丁目 1 番 1 号
秋田日本電気株式会社内

F ターム(参考) 2H092 JA24 JB24 JB33 KB04 KB05
MA08 MA12 MA18 MA19 MA29
NA15 NA16 NA28 NA29
4M104 AA09 BB02 BB38 BB39 CC01
CC05 DD17 DD37 DD64 DD65
FF08 FF17 GG20 HH03
5C094 AA42 AA43 BA03 BA43 CA19
DA13 EA04 EA07 FB12 JA01
5F033 GG04 HH10 HH17 HH18 HH19
HH20 HH21 HH33 HH38 JJ38
KK09 KK17 KK18 KK19 KK20
KK21 KK33 LL02 LL09 MM05
MM08 MM19 PP15 QQ08 QQ09
QQ10 QQ13 QQ15 QQ20 QQ21
QQ37 RR06 SS15 VV06 VV15
WW00 WW04 WW05 XX16
5F043 AA27 BB18 CC20 DD15 DD16
DD27 EE07
5F110 AA26 BB01 CC07 DD02 EE01
EE04 EE06 EE14 EE23 EE44
FF03 FF30 GG02 GG15 GG24
GG45 HK01 HK04 HK06 HK09
HK16 HK22 HK25 HK33 HK35
HL07 NN02 NN24 NN72 NN73
QQ04 QQ05
5G435 AA17 BB12 CC09 HH12 KK05
KK09 KK10